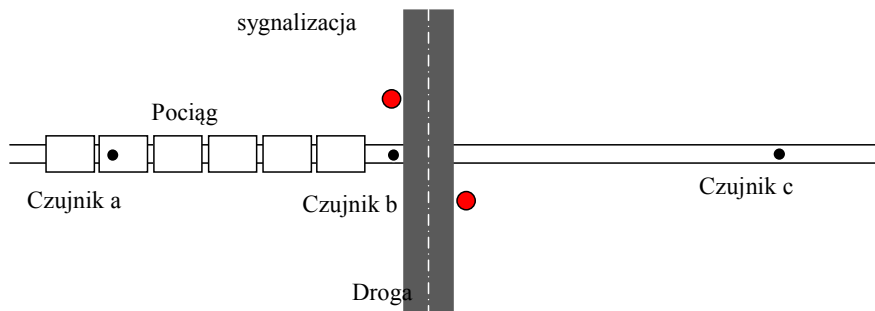


# 1. Przejazd kolejowy I

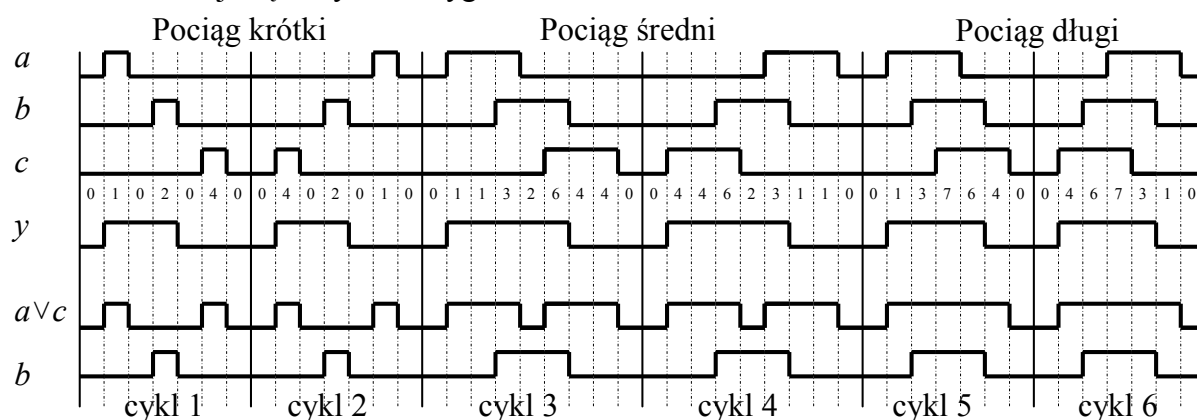
Przejazdu kolejowy jak na rysunku 1.



Rysunek 1. Schemat przejazdu kolejowego.

Przez przejazd mogą przejeżdżać trzy rodzaje pociągów, krótki, średni oraz długi. Sygnałami wejściowymi do sterownika są sygnały z trzech czujników  $a$ ,  $b$ ,  $c$ . Sygnałem wyjściowym jest jeden sygnał sterujący sygnalizacją. Krótki pociąg może w danej chwili czasu przełączyć jeden czujnik, średni pociąg dwa czujniki, a długi trzy czujniki. Zakłada się, że pociąg nie może manewrować pomiędzy czujnikami przejeżdża w jednym albo w drugim kierunku. Na wykresie jest sześć cykli po których automat powraca do stanu 0 w którym nie ma pociągu pomiędzy czujnikami.

Wykres sygnałów wejściowych  $a$ ,  $b$ ,  $c$  oraz sygnału wyjściowego  $y$  przedstawiono na rysunku 2. W dolnej części rysunku sygnał  $d=a \vee c$  oraz  $b$ .



Rysunek 2 Wykres sygnałów  $a$ ,  $b$ ,  $c$ ,  $y$ ,  $d=a \vee c$ ,  $b$ .

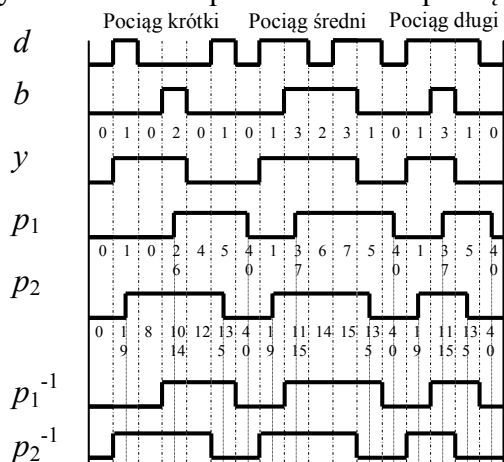
W celu zastąpienia dwóch sygnałów jednym należy sprawdzić czy po połączeniu sygnałów za pomocą sumy czy iloczynu nie zostaną utracone informacje o krańcach przedziałów których zmienia się sygnał wyjściowy  $y$ . Można rozpatrywać sumy i iloczyny poszczególnych sygnałów  $a \vee b$ ,  $a \vee c$ ,  $b \vee c$ ,  $a \wedge b$ ,  $a \wedge c$ ,  $b \wedge c$ . Tylko w jednym przypadku połączenia sygnałów  $a$  oraz  $c$  za pomocą  $d=a \vee c$  w powstałych sygnałach  $d$ ,  $b$  zachowane są wszystkie zbocza na których występuje zmiana sygnału wyjściowego  $y$ .

Po połączeniu sygnałów możemy zmniejszyć liczbę rozpatrywanych cykli z sześciu do trzech, stąd po uproszczeniu otrzymuje się wykres sygnałów jak na rysunku 3. Na rysunku została dodana pamięć  $p_1$ ,  $p_2$ , oraz sygnały załączania pamięci  $p_1^{-1}$ ,  $p_2^{-1}$ .

Pamięć pierwsza  $p_1$  w ostatnim cyklu, może być załączona tylko w 3 a wyłączona w 0 żeby pokryć powtarzający się indeks 1. W cyklu drugim powtarza się 3 ale nie jest konieczne rozróżnianie tego przedziału czasu ponieważ sygnał wyjściowy przyjmuje wartość 1 w obu przedziałach, pamięć załączana jest tak samo jak w cyklu trzecim. W cyklu pierwszym powtarza się

dwukrotnie zero dlatego pamięć jest załączana w 2 żeby pokryć drugie zero, wyłączana jak w poprzednich cyklach w przedziale z indeksem 0. Pamięć  $p_2$  w pierwszym cyklu załącza się w przedziale 1 a wyłącza w 5 dzięki temu pokrywa powtarzające się 0 oraz 4. W drugim i trzecim cyklu załącza się tak samo jak w pierwszym. W sygnałach pamięci  $p_1$  oraz  $p_2$  wprowadzono opóźnienie w wyniku czego powstały dodatkowe przedziały czasu w których następuje załączenie i wyłączenie pamięci.

W drugim cyklu dla pociągu średniego dwukrotnie powtarza się przedział czasu z wartością 15, przedziały te są nierozróżnialne ze względu na sygnały wejściowe odpowiadają one przedziałom czasu oznaczonym indeksami 3 przed dodaniem pamięci.



Rysunek 2. Wykres sygnałów  $d=a \vee c$ ,  $b$ ,  $p_1$ ,  $p_2$ ,  $p_1^{-1}$ ,  $p_2^{-1}$ ,

Sygnały załączania pamięci oznaczone przez  $p_1^+$ ,  $p_2^-$  przesunięte są na wcześniejszy brzeg przedziału.

Tabele 1, 2, 3 przedstawiają minimalizacji funkcji załączania pamięci  $p_1^{-1}$ ,  $p_2^{-1}$ , oraz wyjścia  $y$ .

|            | $d = a \vee c, b$ |        |        |        |
|------------|-------------------|--------|--------|--------|
| $p_1, p_2$ | 00                | 01     | 11     | 10     |
| 00         | (0) 0             | -      | -      | (1) 0  |
| 01         | (8) 0             | (10) 1 | (11) 1 | (9) 0  |
| 11         | (12) 1            | (14) 1 | (15) 1 | (13) 1 |
| 10         | (4) 0             | -      | -      | (5) 1  |

Tabela 1. Tablice minimalizacji Funkcji  $p_1^{-1}$ .

|            | $d = a \vee c, b$ |        |        |        |
|------------|-------------------|--------|--------|--------|
| $p_1, p_2$ | 00                | 01     | 11     | 10     |
| 00         | (0) 0             | -      | -      | (1) 1  |
| 01         | (8) 1             | (10) 1 | (11) 1 | (9) 1  |
| 11         | (12) 1            | (14) 1 | (15) 1 | (13) 0 |
| 10         | (4) 0             | -      | -      | (5) 0  |

Tabela 2. Tablice minimalizacji Funkcji  $p_2^{-1}$ .

|            | $d = a \vee c, b$ |        |        |        |
|------------|-------------------|--------|--------|--------|
| $p_1, p_2$ | 00                | 01     | 11     | 10     |
| 00         | (0) 0             | -      | -      | (1) 1  |
| 01         | (8) 1             | (10) 1 | (11) 1 | (9) 1  |
| 11         | (12) 0            | (14) 1 | (15) 1 | (13) 0 |
| 10         | (4) 0             | -      | -      | (5) 0  |

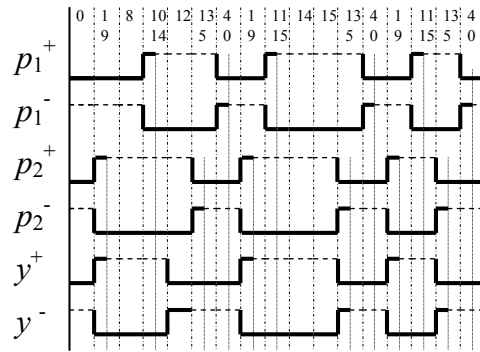
Tabela 3. Tablice minimalizacji Funkcji  $y$ .

Stąd funkcje logiczne sterownika przyjmują postać jak w równaniach 1.

$$\begin{aligned}
 p_1^{-1} &= b \vee (p_1 \wedge p_2) \vee (p_1 \wedge (a \vee c)) & y &= b \vee ((a \vee c) \wedge \sim p_1) \vee (\sim p_1 \wedge p_2) \\
 p_2^{-1} &= b \vee (\sim(a \vee c) \wedge p_2) \vee \sim p_1 \wedge (a \vee c) & & 
 \end{aligned} \quad (1)$$

Jeśli zastosujemy przerzutniki SR na wyjściach wtedy funkcje się uproszczą ale zwiększy

się dwukrotnie liczba sygnałów wyjściowych. Sygnały  $p_1^+$ ,  $p_1^-$ ,  $p_2^+$ ,  $p_2^-$ ,  $y^+$ ,  $y^-$  przerzutników SR przedstawia rysunek 3.



Rysunek 3. Wykres sygnałów  $p_1^+$ ,  $p_1^-$ ,  $p_2^+$ ,  $p_2^-$ ,  $y^+$ ,  $y^-$ .

Tabele 4-9 minimalizacji funkcji sterujących przerzutnikami SR  $p_1^+$ ,  $p_1^-$ ,  $p_2^+$ ,  $p_2^-$ ,  $y^+$ ,  $y^-$ .

|            | $d = a \vee c, b$ |             |             |             |
|------------|-------------------|-------------|-------------|-------------|
| $p_1, p_2$ | 00                | 01          | 11          | 10          |
| 00         | (0) 0             | -           | -           | (1) 0       |
| 01         | (8) 0             | (10) 1      | (11) 1      | (9) 0       |
| 11         | (12) $\phi$       | (14) $\phi$ | (15) $\phi$ | (13) $\phi$ |
| 10         | (4) 0             | -           | -           | (5) $\phi$  |

Tabela 4. Tablice minimalizacji  $p_1^+$ .

|            | $d = a \vee c, b$ |             |             |            |
|------------|-------------------|-------------|-------------|------------|
| $p_1, p_2$ | 00                | 01          | 11          | 10         |
| 00         | (0) 0             | -           | -           | (1) 1      |
| 01         | (8) $\phi$        | (10) $\phi$ | (11) $\phi$ | (9) $\phi$ |
| 11         | (12) $\phi$       | (14) $\phi$ | (15) $\phi$ | (13) 0     |
| 10         | (4) 0             | -           | -           | (5) 0      |

Tabela 6. Tablice minimalizacji  $p_2^+$ .

|            | $d = a \vee c, b$ |             |             |            |
|------------|-------------------|-------------|-------------|------------|
| $p_1, p_2$ | 00                | 01          | 11          | 10         |
| 00         | (0) 0             | -           | -           | (1) 1      |
| 01         | (8) $\phi$        | (10) $\phi$ | (11) $\phi$ | (9) $\phi$ |
| 11         | (12) 0            | (14) $\phi$ | (15) $\phi$ | (13) 0     |
| 10         | (4) 0             | -           | -           | (5) 0      |

Tabela 8. Tablice minimalizacji  $y^+$ .

|            | $d = a \vee c, b$ |        |        |            |
|------------|-------------------|--------|--------|------------|
| $p_1, p_2$ | 00                | 01     | 11     | 10         |
| 00         | (0) $\phi$        | -      | -      | (1) $\phi$ |
| 01         | (8) $\phi$        | (10) 0 | (11) 0 | (9) $\phi$ |
| 11         | (12) 0            | (14) 0 | (15) 0 | (13) 0     |
| 10         | (4) 1             | -      | -      | (5) 0      |

Tabela 5. Tablice minimalizacji  $p_1^-$ .

|            | $d = a \vee c, b$ |        |        |            |
|------------|-------------------|--------|--------|------------|
| $p_1, p_2$ | 00                | 01     | 11     | 10         |
| 00         | (0) $\phi$        | -      | -      | (1) 0      |
| 01         | (8) 0             | (10) 0 | (11) 0 | (9) 0      |
| 11         | (12) 0            | (14) 0 | (15) 0 | (13) 1     |
| 10         | (4) $\phi$        | -      | -      | (5) $\phi$ |

Tabela 7. Tablice minimalizacji  $p_2^-$ .

|            | $d = a \vee c, b$ |        |        |            |
|------------|-------------------|--------|--------|------------|
| $p_1, p_2$ | 00                | 01     | 11     | 10         |
| 00         | (0) $\phi$        | -      | -      | (1) 0      |
| 01         | (8) 0             | (10) 0 | (11) 0 | (9) 0      |
| 11         | (12) 1            | (14) 0 | (15) 0 | (13) 1     |
| 10         | (4) $\phi$        | -      | -      | (5) $\phi$ |

Tabela 9. Tablice minimalizacji  $y^-$ .

Stąd funkcje logiczne  $p_1^+$ ,  $p_1^-$ ,  $p_2^+$ ,  $p_2^-$ ,  $y^+$ ,  $y^-$  sygnałów sterujących przerzutnikami SR przyjmują postać podaną w równaniach 2.

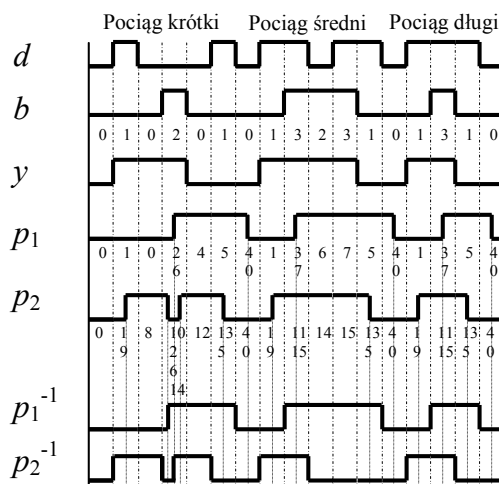
$$\begin{aligned}
 p_1^+ &= b \\
 p_2^+ &= (a \vee c) \wedge \sim p_1 \\
 y^+ &= p_2^+ \\
 p_1^- &= \sim (a \vee c) \wedge \sim p_2 \\
 p_2^- &= (a \vee c) \wedge \sim b \wedge p_1 \\
 y^- &= \sim b \wedge p_1
 \end{aligned}
 \tag{2}$$

W równaniach 2 występuje 3 sumy, 5 iloczynów oraz 5 negacji razem 13 operatorów. W równaniach 1 bez przerzutników było 10 sum, 6 iloczyny, 4 negacje razem 20 operatorów. W równaniach 2 z przerzutnikami jest 7 operatorów mniej.

Jeśli policzymy powtarzające się operatory tylko jednokrotnie wówczas mamy w równaniach 2, 1 suma 5 iloczynów oraz 4 negacje, razem 10 operatorów. W równaniach 1 bez przerzutników będzie 7 sum, 5 iloczynów, 2 negacje razem 14 operatorów. W równaniach 2 z przerzutnikami jest 4 operatory mniej.

## 2. Inne rozwiązania

Możliwe jest jeszcze kilka innych sposobów dodania pamięci drugiej  $p_2$  na przykład w sposób jak na rysunku 4.



Rysunek 4. Wykres sygnałów  $d=a\vee c$ ,  $b$ ,  $p_1$ ,  $p_2$ ,  $p_1^{-1}$ ,  $p_2^{-1}$ ,

Tabele 10, 11, 12 przedstawiają minimalizacji funkcji załączania pamięci  $p_1^{-1}$ ,  $p_2^{-1}$ , oraz wyjścia  $y$ .

|            | $d = a \vee c, b$ |        |        |        |
|------------|-------------------|--------|--------|--------|
| $p_1, p_2$ | 00                | 01     | 11     | 10     |
| 00         | (0) 0             | (2) 1  | -      | (1) 0  |
| 01         | (8) 0             | (10) 0 | (11) 1 | (9) 0  |
| 11         | (12) 1            | (14) 1 | (15) 1 | (13) 1 |
| 10         | (4) 0             | (6) 1  | -      | (5) 1  |

Tabela 10. Tablice minimalizacji  $p_1^{-1}$ .

|            | $d = a \vee c, b$ |        |        |        |
|------------|-------------------|--------|--------|--------|
| $p_1, p_2$ | 00                | 01     | 11     | 10     |
| 00         | (0) 0             | (2) 0  | -      | (1) 1  |
| 01         | (8) 1             | (10) 0 | (11) 1 | (9) 1  |
| 11         | (12) 1            | (14) 1 | (15) 1 | (13) 0 |
| 10         | (4) 0             | (6) 1  | -      | (5) 0  |

Tabela 11. Tablice minimalizacji  $p_2^{-1}$ .

|            | $d = a \vee c, b$ |        |        |        |
|------------|-------------------|--------|--------|--------|
| $p_1, p_2$ | 00                | 01     | 11     | 10     |
| 00         | (0) 0             | (2) 1  | -      | (1) 1  |
| 01         | (8) 1             | (10) 1 | (11) 1 | (9) 1  |
| 11         | (12) 0            | (14) 1 | (15) 1 | (13) 0 |
| 10         | (4) 0             | (6) 1  | -      | (5) 0  |

Tabela 12. Tablice minimalizacji  $y$ .

Stąd funkcje logiczne sterownika bez przerzutników na wyjściu przyjmują postać jak w równaniach 1.

$$\begin{aligned}
 p_1^{-1} &= (b \wedge \sim p_2) \vee (b \wedge (a \vee c)) \vee (p_1 \wedge p_2) \vee (p_1 \wedge b) \vee (p_1 \wedge (a \vee c)) \\
 p_2^{-1} &= (b \wedge p_1) \vee ((a \vee c) \wedge \sim p_1) \vee (p_2 \wedge \sim b \wedge \sim (a \vee c)) \\
 y &= b \vee ((a \vee c) \wedge \sim p_1) \vee (\sim p_1 \wedge p_2)
 \end{aligned}
 \tag{3}$$

Pamięć  $p_2$  w pierwszym rozwiązaniu załączana jest w 1 a wyłączana w 5. W drugim rozwiązaniu dodatkowo wyłączana jest w 2 a załączana w 6. Można pamięć  $p_2$  dodać na jeszcze kilka innych sposobów. Np. jedynie dodatkowo wyłączać w 7, albo dodatkowo wyłączać w 3 i załączać w 7 itp.

Literatura:

[1] Marek Żelazny „Podstawy Automatyki” PWN Warszawa 1976