

Przerzutnik SR asynchroniczny

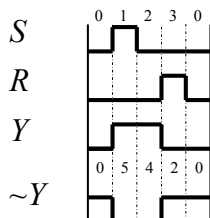
W tym materiale zostały przedstawiony projekt asynchronicznego przerzutnika SR. Przerzutnik jest automatem z dwoma wejściami i dwoma wyjściami.

Pokazano dwa sposoby podejścia do projektowania automatu. W obu przypadkach najpierw tworzony jest wykres sygnałów wejściowych na którym wyróżnia się wszystkie możliwe przewidywane sekwencje tych sygnałów.

W pierwszej metodzie utworzonym przedziałom czasu w którym sygnały wejściowe mają stałą wartość przypisuje się stany automatu na podstawie wykresu wejść i wyjść można wyznaczyć pierwotną tablicę przejść i wyjść automatu Moore'a. Tablicę tą się następnie upraszcza poprzez łączenie stanów do minimalnego automatu Moore'a a w następnej kolejności można tablicę tę uprościć do automatu Mealy'ego, i wyznaczyć tablicę minimalizacji funkcji logicznych przejść i wyjść.

W drugiej metodzie do wykresu sygnałów dodaje się pamięć, tak, żeby każdy przedział czasu był rozróżnialny ze względu na sygnały wejściowe. Do wykresu dodaje się również sygnały załączania pamięci których zbocza wyprzedzają sygnały pamięci o jeden przedział. Sygnały pamięci traktowane są jak sygnały wejściowe a sygnały załączania pamięci jak sygnały wyjściowe. Na podstawie wyznaczonego wykresu sygnałów wejściowych i wyjściowych można od razu wypisać minimalną tablicę przejść automatu Mealy'ego, oraz tablicę minimalizacji funkcji logicznych przejść i wyjść.

Na rysunku 1 zostały przedstawione wykresy czasowe sygnałów.



Rysunek 1. Wykres sygnałów wejściowych S , R i wyjściowych Y przerzutnika synchronicznego SR.

Stany pod wykresem sygnału Y oznaczono indeksami 0, 2, 4, 5, stany te odpowiadają w tabeli 1 automatu Moore'a kolejnym wierszom. Za stany można przyjąć numery przedziałów 0, 1, 2, 3 w tabeli wypisane w nawiasach ale w pewnych przypadkach dodanie wyjścia Y jak na rysunku 1 może pozwolić zmniejszyć ilości stanów, już na etapie tworzenia pierwotnej tablicy automatu. Na podstawie wykresu sygnałów 1 można wyznaczyć pierwotną tablicę automatu Moore'a Tabela 1.

Stan (Przedział)	SR				Y	$\sim Y$
	00	01	11	10		
0 (0)	0	-	-	5	0	1
2 (3)	0	2	-	-	0	1
4 (2)	4	2	-	-	1	0
5 (1)	4	-	-	5	1	0

Tabela 1. Pierwotna tablica przejść i wyjść automatu Moore'a.

W celu minimalizacji tablicy połączono stany (0-2) oznaczono jako 0 oraz (4-5) oznaczono jako 1 stad uzyskano minimalną tabelę przejść wyjść tabela 2.

Stan Q	SR				Y	$\sim Y$
	00	01	11	10		
0	0	0	-	1	0	1
1	1	0	-	1	1	0

Tabela 2. Minimalna tablica przejść i wyjść automatu Moore'a.

W przypadku przerzutnika SR automat Moore'a jest równoważny automatowi Mealy'ego nie można zmniejszyć ilości stanów. Wyjścia zależą wyłącznie od stanów nie zależą od wejść. Tabela minimalizacji funkcji logicznych wyjść jest trywialna, wynika z niej że $Q=Y$ oraz $\sim Q=\sim Y$. Tabele minimalizacji funkcji logicznych zmiany stanu (przejść) Q przedstawiono w tabeli 3. Na tym etapie zostało wprowadzone oznaczenie sygnału Q^{-1} załączania pamięci Q , jest to oznaczenie analogiczne jak w omówionej drugiej metodzie.

Q	S, R			
	00	01	11	10
0	0	0	-	1
1	1	0	-	1

Tabela 3. Tablice minimalizacji funkcji przejść, zmiany stanu (załączania pamięci) Q^{-1} .

Podobnie można wprowadzić stan jako zanegowany $\sim Q$ wówczas otrzymamy tabelę 4 przejść.

$\sim Q$	S, R			
	00	01	11	10
1	1	1	-	0
0	0	1	-	0

Tabela 4. Tablice minimalizacji funkcji przejść, zmiany stanu (załączania pamięci) $\sim Q^{-1}$.

Obszary zaznaczone linią ciągłą zostały wykorzystane do wyznaczenia funkcji Q^{-1} natomiast linią przerywaną $\sim Q^{-1}$. Uzyskano funkcje logiczne równania (1), które wyrażono za pomocą funkcji NAND.

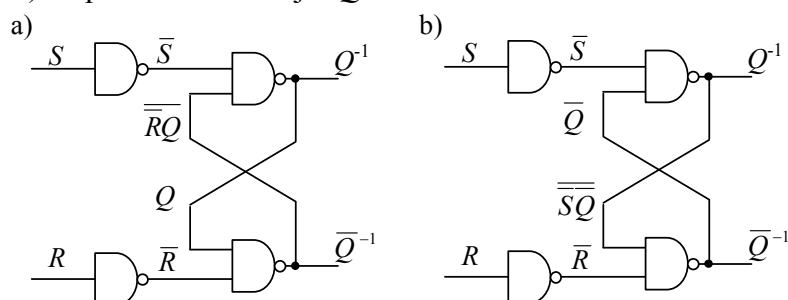
$$Q^{-1} = S \vee \overline{RQ} = \overline{\overline{S} \overline{RQ}}$$

$$\overline{Q}^{-1} = R \vee \overline{S\overline{Q}} = \overline{\overline{R} \overline{S\overline{Q}}}$$

(1)

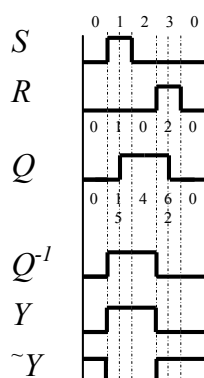
$$Y = Q; \quad \overline{Y} = \overline{Q}$$

Układ z bramek NAND reprezentujący wyznaczone funkcje logiczne przedstawiono na rysunku 2. W układzie. Schemat z rysunku a) wyznaczono na podstawie funkcji Q^{-1} natomiast z rysunku b) na podstawie funkcji $\sim Q^{-1}$.



Rysunek 2. Schemat przerzutnika na bramkach NAND na podstawie funkcji Q^{-1} , $\sim Q^{-1}$.

Poniżej omówiono drugą metodę wyznaczenia funkcji logicznych. Funkcje logiczne przerzutnika można wyznaczyć dodając sygnał pamięci do wykresu sygnałów wejściowych. Na rysunku 3 pod sygnałami wejściowymi zaznaczono liczby dziesiętne odpowiadające liczbie binarnej której kolejne bity złożone są z sygnałów wejściowych $S \cdot 2^0 + R \cdot 2^1$. Jak widać na rysunku w przedziale czasu pierwszym (0) i trzecim (2) jest taka sama wartość 0. Dlatego, żeby przedziały były rozróżnialne ze względu na wejścia konieczne jest dodanie pamięci Q . Po dodaniu pamięci powstały dwa dodatkowe przedziały czasu, pod sygnałem Q wyznaczona jest wartość dziesiętna liczby binarnej $Q \cdot 2^2 + S \cdot 2^0 + R \cdot 2^1$, jak widać przyjmuje ona różne wartości 0, 1, 5, 4, 6, 2, 0 w każdym przedziale czasu. W końcowej części wykresu sygnałów został dodany sygnał załączania pamięć Q^{-1} który został analogicznie oznaczony w pierwszej metodzie. Dodany sygnał załączania pamięci jest traktowany jak sygnał wyjściowy zmienia wartość we wcześniejszym przedziale niż sygnał dodanej pamięci Q .



Rysunek 3. Wykres sygnałów wejściowych S , R , stanu (pamięci) Q , sygnału zmiany stanu (przełączanie pamięci) Q^{-1} oraz sygnały wyjściowe Y , $\sim Y$ przerzutnika synchronicznego SR .

Na podstawie wykresu sygnałów z rysunku 3 można od razu wyznaczyć minimalną tablicę przejść automatu Mealy'ego. Została wyznaczona tabela 5 identyczna jak tabela 3 wyznaczona metodą pierwszą.

Stan Q	CS, CR			
	00	01	11	10
0	0 (0)	0 (2)	-	1 (1)
1	1 (4)	0 (6)	-	1 (5)

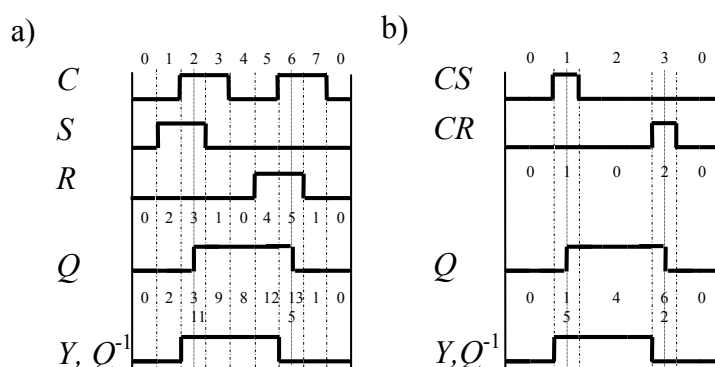
Tabela 5. Tablice minimalizacji funkcji zmiany stanu (załączania pamięci) Q^{-1} automatu Mealy'ego.

Przerzutnik SR synchroniczny

Dla przerzutnika synchronicznego zostanie wykorzystana metoda druga dzięki której Można od razu uzyskać tablice minimalizacji przejść i wyjść automatu Mealy'ego.

Dla przerzutnika synchronicznego do wykresu sygnałów został dodany dodatkowy sygnał zegara c . Przyjęto, że stany oraz wyjścia będą przełączane zboczem opadającym rysunek 4. Na rysunku 4 a) zostały przedstawione wykresy czasowe sygnałów wejściowych i wyjściowych przerzutnika. Dla uproszczenia rysunku pominięto sygnał wyjściowy $\sim Y$.

Wykres sygnałów można uprościć łącząc sygnały w pary za pomocą funkcji iloczynu albo sumy, tak ,żeby w wyniku połączenia zmniejszyć ilość sygnałów wejściowych. Żeby połączenie było dopuszczalne brzegi przedziałów w których następuje zmiana sygnałów wyjściowych Y , oraz stanu załączania pamięci Q^{-1} muszą pozostać zachowane. W wyniku połączenia sygnałów zegara C z sygnałami S oraz R za pomocą iloczynu otrzymano sygnały CS , CR jak na rysunku 4 b)



Rysunek 4. Wykres sygnałów a) wejściowych C , S , R , pamięci Q , wyjścia Y oraz sygnału przełączania pamięci Q^{-1} , b) wykres sygnałów po połączeniu sygnałów CS , CR .

Na podstawie wykresu sygnałów można narysować tablice minimalizacji zmiany stanu automatu Mealy'ego. Jak w tabeli 6.

Q	CS, CR			
	00	01	11	10
0	(0) 0	(2) 0	-	(1) 1
1	(4) 1	(6) 0	-	(5) 1

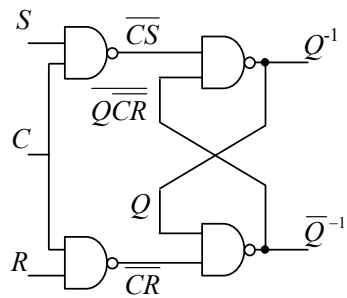
Tabela 6. Tablice minimalizacji funkcji zmiany stanu, przejść, (załączania pamięci) Q^{-1} automatu Mealy'ego.

Uzyskano identyczną tablice jak dla przerzutnika asynchronicznego. Obszary zaznaczone linią ciągłą zostały wykorzystane do wyznaczenia funkcji przełączania pamięci Q^{-1} . Uzyskano funkcje logiczne równania (2), które wyrażono za pomocą funkcji NAND.

$$Q^{-1} = CS \vee Q\overline{CR} = \overline{\overline{CS} \overline{Q\overline{CR}}} \quad (2)$$

$$Y = Q; \quad \overline{Y} = \overline{Q}$$

Układ z bramek NAND reprezentujący wyznaczone funkcje logiczne przedstawiono na rysunku 5.



Rysunek 2. Schemat przerzutnika synchronicznego SR na bramkach NAND na podstawie wyznaczonych funkcji logicznych równania 2.

Literatura:

[1] Marek Żelazny „Podstawy Automatyki” PWN Warszawa 1976